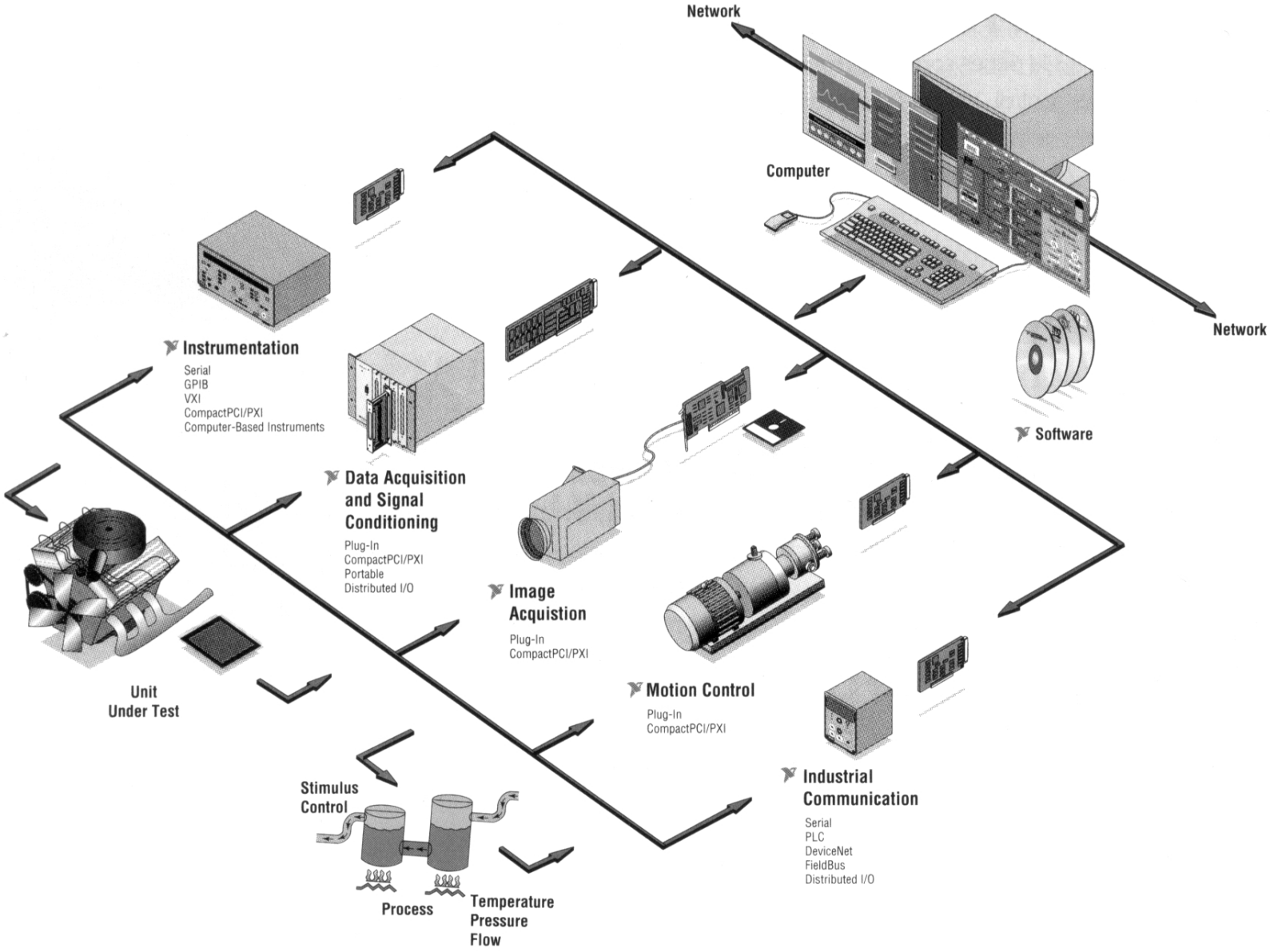
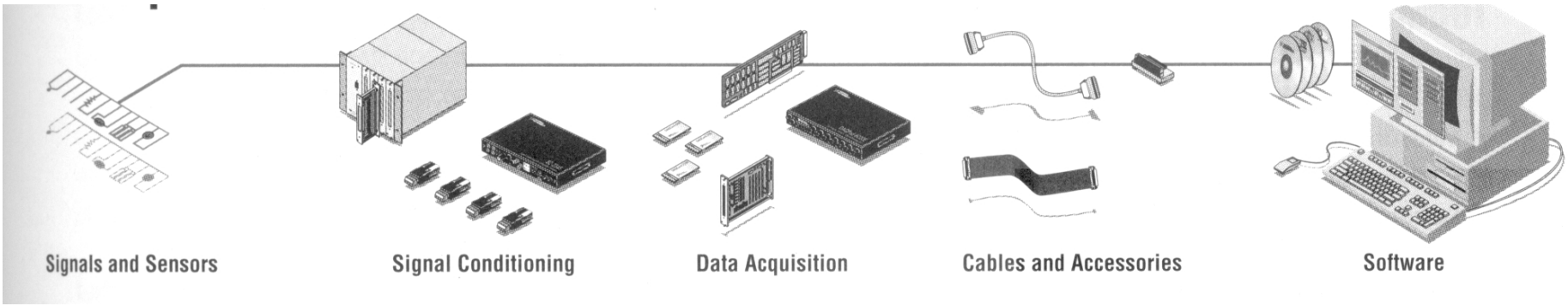
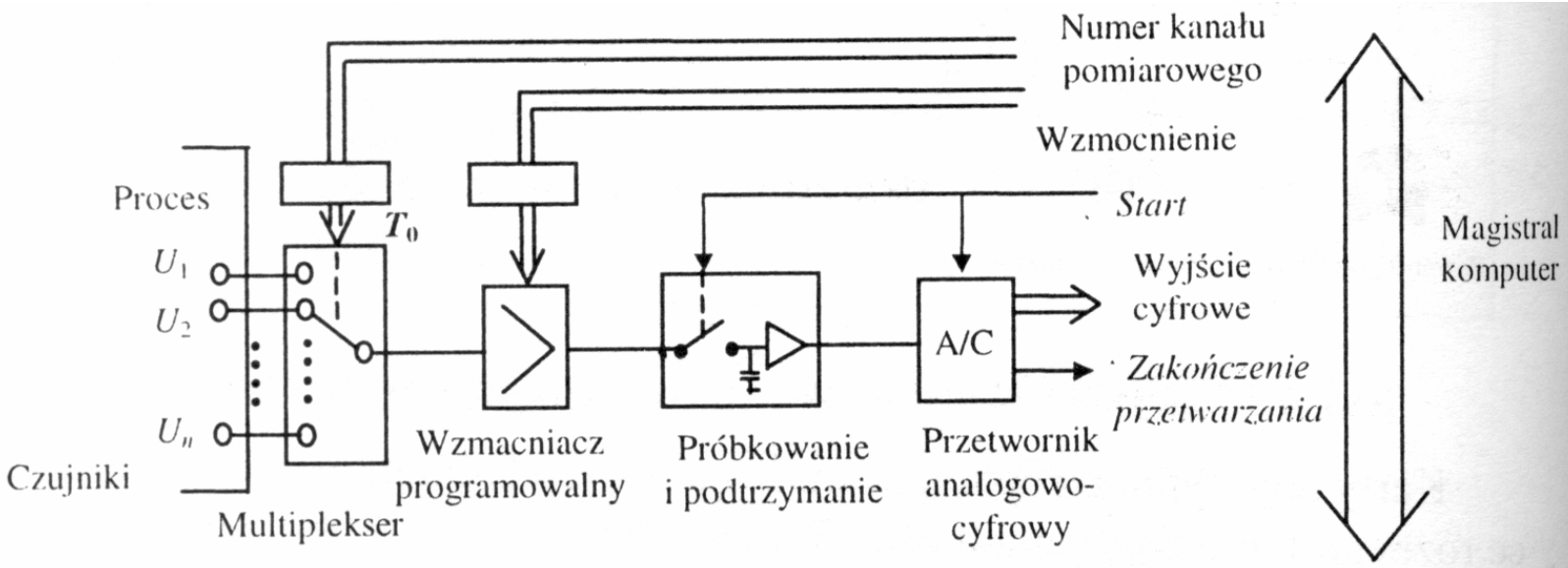
Budowa i oprogramowanie komputerowych systemów sterowania

Wykład 6

Akwizycja danych


Network
Computer
Network
Software
Instrumentation
Serial
GPIB
VXI
CompactPCI/PXI
Computer-Based Instruments
Data Acquisition
and Signal
Conditioning
Plug-In
CompactPCI/PXI
Portable
Distributed I/O
Image
Acquistion
Plug-In
CompactPCI/PXI
Motion Control
Plug-In
CompactPCI/PXI
Industrial
Communication
Serial
PLC
DeviceNet
FieldBus
Distributed I/O
Unit
Under Test
Stimulus
Control
Process
Temperature
Pressure
Flow


Signals and Sensors
Signal Conditioning
Data Acquisition
Cables and Accessories
Software



Rys. 6.36. Tor pomiarowy uniwersalnej karty połączenia z procesem (schemat blokowy)

Pojęcie zakresu dynamicznego

- LSB – Least Significant Bit – najmniej znaczący bit
- FS – Full Scale – pełny zakres
- Zakres dynamiczny poziomu sygnału jest to stosunek maksymalnej wartości (FS) do najmniejszej wartości reprezentowanej w układzie (LSB), wyraża się go najczęściej w skali logarytmicznej w dB:

$$ZD=20*\log10(2N)$$

- W praktyce stosowane są także inne zapisy:
  - ppm – parts per million – milionowa część zakresu
  - % – wartość względna wyrażona w procentach

Zakresy dynamiczne reprezentacji liczbowych

Ilość bitów N	2_N	Rozdzielczość $100/2^N$ %	Zakres dynamiczny dB
8	256	0.39	48.16
16	65 536	0.0015	96.33
32	4 294 967 296	0,000 000 023	192.66
64	18 446 744 073 709 551 616	5.42e-18	385.32

QUANTIZATION:
THE SIZE OF A LEAST SIGNIFICANT BIT (LSB)

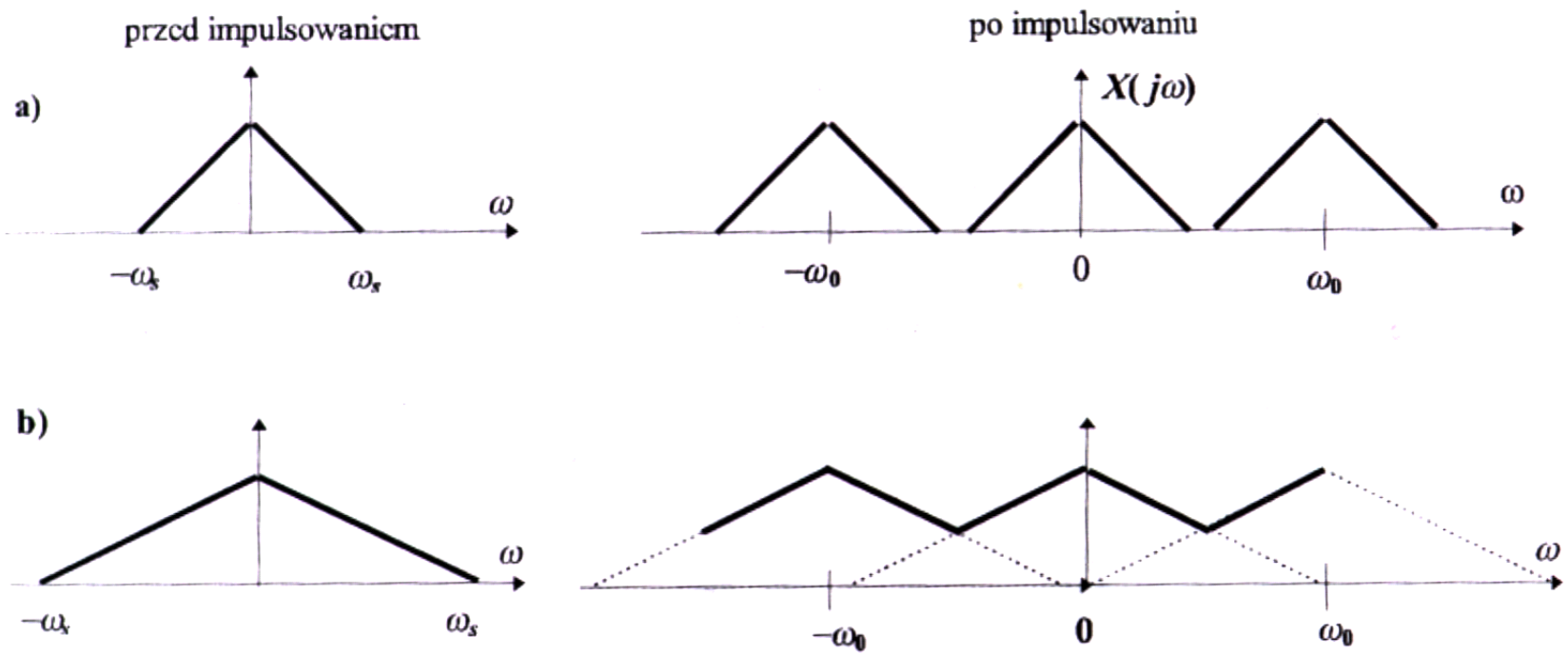
RESOLUTION N	2^N	VOLTAGE (10V FS)	ppm FS	% FS	dB FS
2-bit	4	2.5 V	250,000	25	-12
4-bit	16	625 mV	62,500	6.25	-24
6-bit	64	156 mV	15,625	1.56	-36
8-bit	256	39.1 mV	3,906	0.39	-48
10-bit	1,024	9.77 mV (10 mV)	977	0.098	-60
12-bit	4,096	2.44 mV	244	0.024	-72
14-bit	16,384	610 µV	61	0.0061	-84
16-bit	65,536	153 µV	15	0.0015	-96
18-bit	262,144	38 µV	4	0.0004	-108
20-bit	1,048,576	9.54 µV (10 µV)	1	0.0001	-120
22-bit	4,194,304	2.38 µV	0.24	0.000024	-132
24-bit	16,777,216	596 nV*	0.06	0.000006	-144

*600nV is the Johnson Noise in a 10kHz BW of a 2.2kΩ Resistor @ 25°C

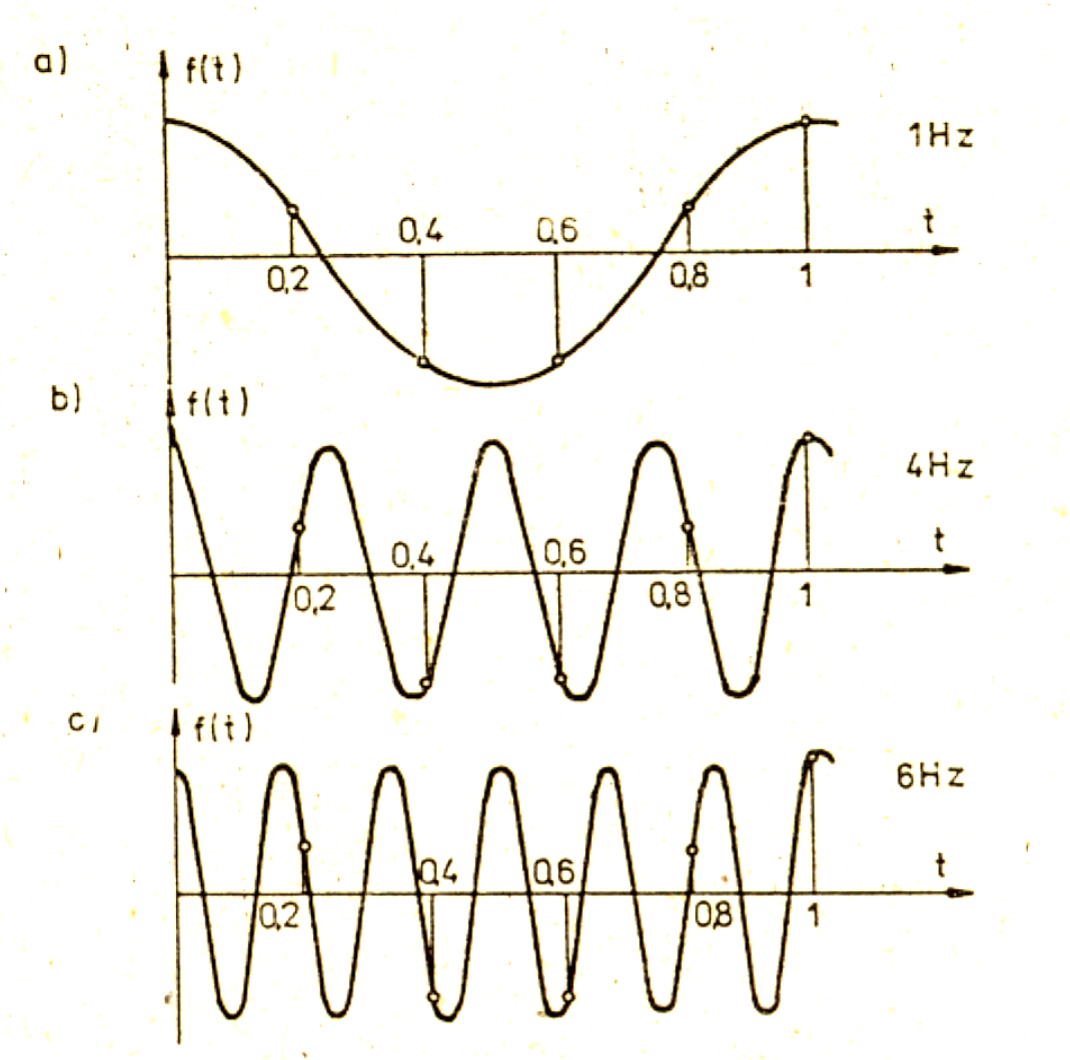
Remember: 10-bits and 10V FS yields an LSB of 10mV, 1000ppm, or 0.1%.
All other values may be calculated by powers of 2.

Twierdzenie Shannona-Kotielnikowa

- Ciągły sygnał o widmie ograniczonym do przedziału [-ws, ws] można jednoznacznie odtworzyć na podstawie jego wartości chwilowych, gdy częstotliwość próbkowania w0 jest większa niż 2ws.



Twierdzenie Shannona-Kotielnikowa



Błędy przetworników A/C

- Błąd wzmocnienia i przesunięcia stanowi różnicę pomiędzy kodem na wyjściu rzeczywistego i idealnego przetwornika po przyłożeniu do różnicowego wejścia napięcia wynoszącego 0V. Błąd wzmocnienia odpowiada różnicy nachylenia pomiędzy prostą reprezentującą rzeczywistą krzywą przetwarzania i prostą reprezentującą idealną charakterystykę przetwarzania.
- Błąd wzmocnienia i przesunięcia są zazwyczaj dominującymi źródłami błędów przetworników A/C.
- Nieliniowość całkowa (INL) reprezentuje różnicę pomiędzy kodem na wyjściu badanego przetwornika i kodem, jaki pojawiłby się na wyjściu idealnego przetwornika przy skorygowanych błędach przesunięcia i wzmocnienia. Typowo INL mierzy sie w miejscu maksymalnego odchylenia charakterystyki idealnej od rzeczywistej.

Błędy przetworników A/C

- Nieliniowość różnicowa (DNL) odnosi się do różnicy długości kodu rzeczywistego do długości kodu idealnego, wynoszącej 1LSB. Może przyjmować ona wartości dodatnie i ujemne. W skrajnym przypadku może powodować całkowity brak niektórych kodów na wyjściu przetwornika i utratę monotoniczności przetwarzania.
- Błąd względny (total error) największa różnica pomiędzy wartością analogową, a wartością po przetworzeniu na postać cyfrową. Obejmuje wszystkie błędy przetwornika.
- Szum to przypadkowa, zmienna w czasie wariancja kodu wyjściowego niezależna od błędów wzmocnienia, przesunięcia i nieliniowości. Występuje zawsze, nawet po całkowitym wyeliminowaniu pozostałych źródeł błędów.
- Dryft to przesunięcie kodu wyjściowego w funkcji czasu i temperatury dla danego napięcia wejściowego.

TRANSFER FUNCTION FOR IDEAL 3-BIT DAC

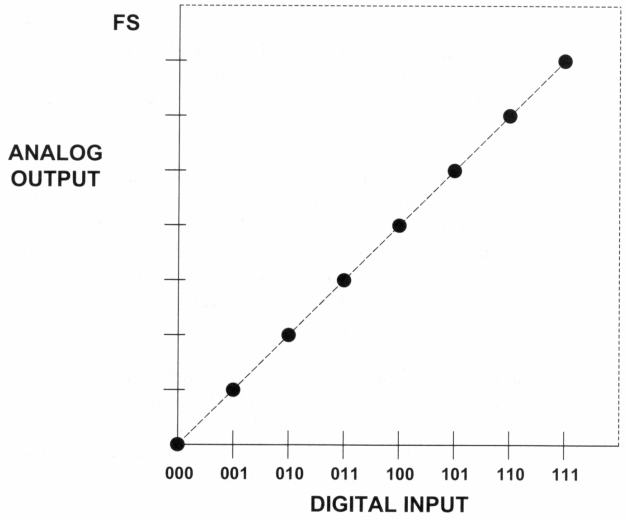
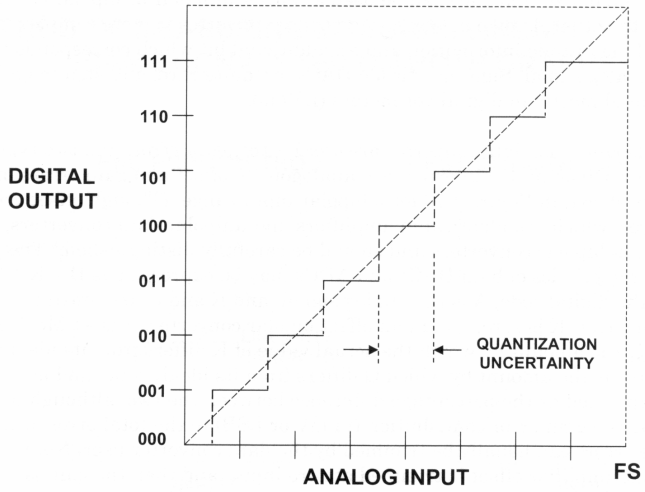


Figure 2.8

TRANSFER FUNCTION FOR IDEAL 3-BIT ADC



TRANSFER FUNCTION OF NON-IDEAL 3-BIT DAC

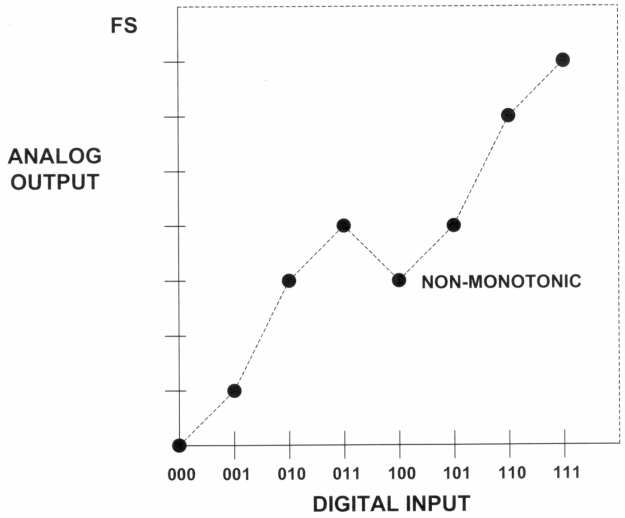
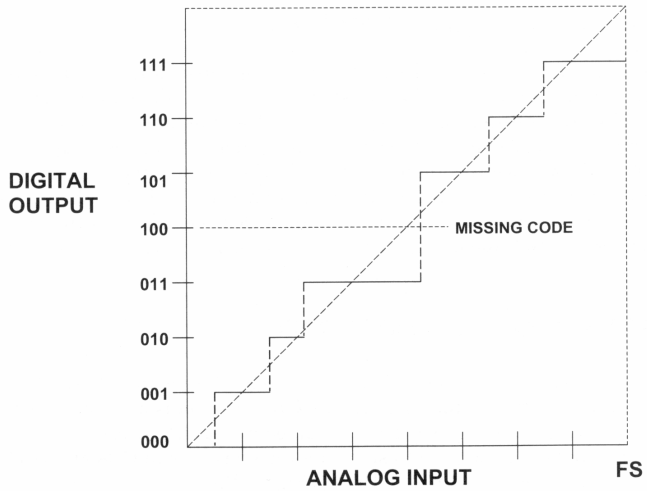
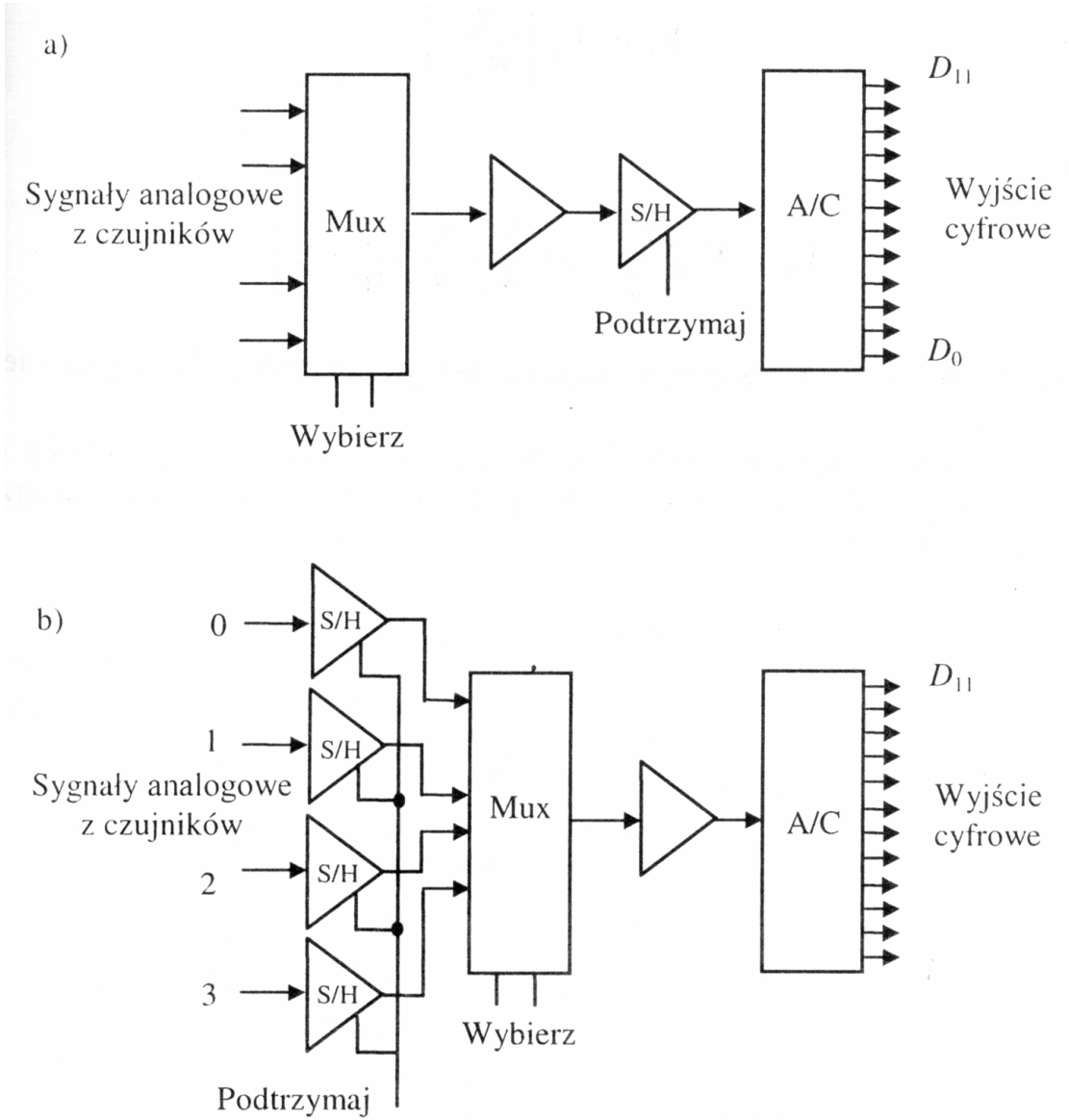


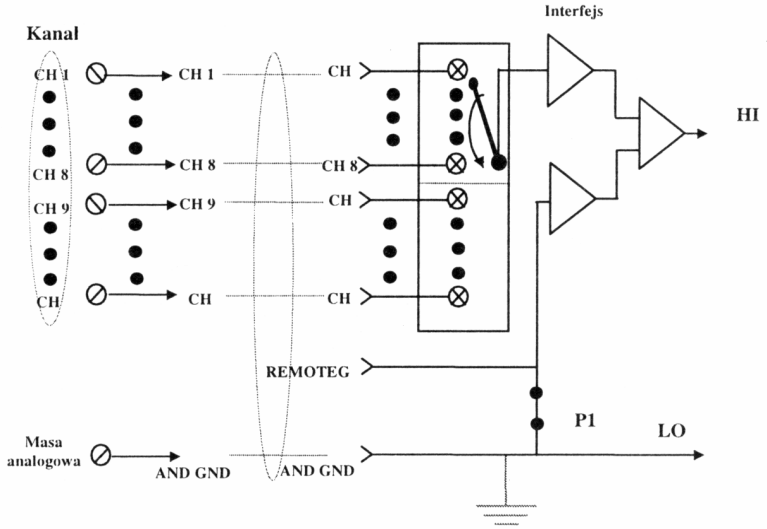
Figure 2.12

TRANSFER FUNCTION OF NON-IDEAL 3-BIT ADC

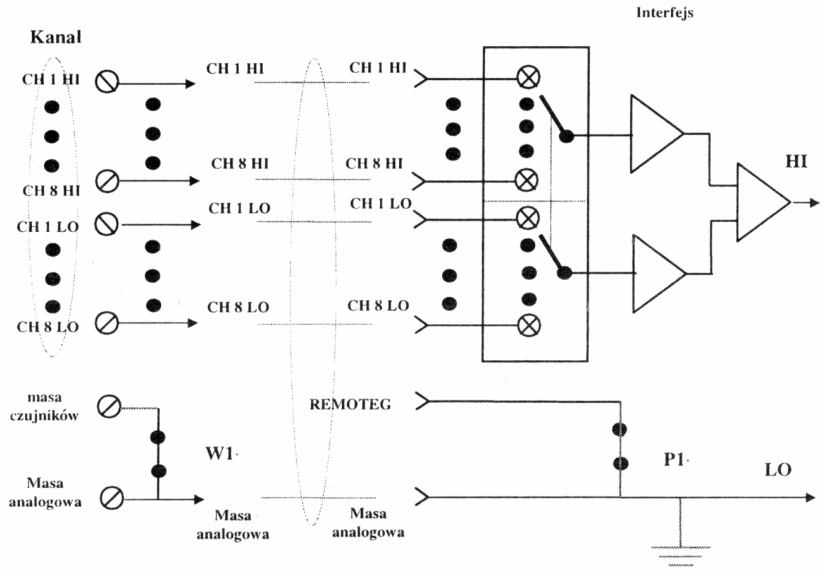




Rys. 6.37. Dwa rozwiązania toru pomiarowego: a) szeregowa obsługa kanałów pomiarowych, b) równoległa obsługa kanałów pomiarowych

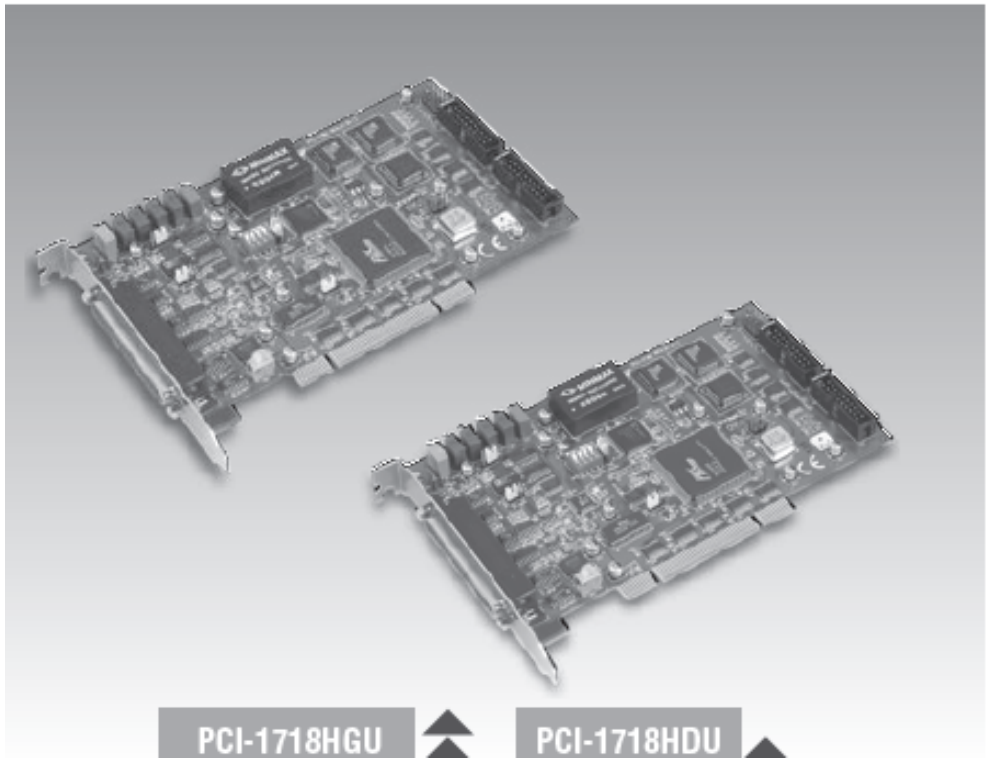


Rys. 6.43. Transmisja niesymetryczna 16 sygnałów analogowych



Rys. 6.44. Transmisja symetryczna 8 sygnałów analogowych

Advantech PCI-1718



Features

- ISA-Compatible with PCL-818HD/818HG
- 16 single-ended or 8 differential analog inputs
- 12-bit A/D converter, with up to 100 kHz sampling rate
- Programmable gain
- Automatic channel/gain scanning
- Onboard FIFO memory (1024 samples)
- One 12-bit analog output channel
- 16 digital inputs and 16 digital outputs
- Universal PCI bus (support 3.3 V or 5 V PCI bus signal)
- BoardID™ switch

Advantech PCI-1718

Analog Input

- **Channels** 16 single-ended/8 differential (SW programmable)
- **Resolution** 12 bits
- **Max. Sampling Rate** 100 kS/s
- **FIFO Size** 1024 samples
- **Overvoltage Protection** 30 Vp-p
- **Input Impedance** 100 MΩ
- **Sampling Modes** Software, onboard or external programmable pacer
- **Input Range**

PCI-1718HDU	**Unipolar**	N/A	0 ~ 10	0 ~ 5		0 ~ 2.5		0 ~ 1.25	
	Bipolar	±10	±5	±2.5		±1.25		±0.625	
	Accuracy (% of FSR ±1LSB)	0.1	0.1	0.2		0.2		0.4	
PCI-1718HGU	**Unipolar**	N/A	0 ~ 10	N/A	0 ~ 1	N/A	0 ~ 0.1	N/A	0 ~ 0.01
	Bipolar	±10	±5	±1	±0.5	±0.1	±0.05	±0.01	±0.005
	Accuracy (% of FSR ±1LSB)	0.1	0.1	0.2	0.2	0.4	0.4	0.8	0.8

Advantech PCI-1718

Analog Output

- **Channels** 1
- **Resolution** 12 bits
- **Output Rate** Static Update
- **Output Range** **(V, software programmable)**

Internal Reference	**Unipolar**	0 ~ 5, 0 ~ 10
External Reference	**PCI-1718H**	0 ~ x V @ x V (-10 ≤ x ≤ 10)

- **Slew Rate** 10 V/μs
- **Driving Capability** ±10 mA
- **Output Impedance** 0.1 Ω max.
- **Operation Mode** Software polling
- **Accuracy** INLE: ±1/2 LSB

Advantech PCI-1718

Digital Input

▪ **Channels**	16
▪ **Compatibility**	5 V/TTL
▪ **Input Voltage**	Logic 0: 0.8 V max., Logic 1: 2 V min.

Digital Output

▪ **Channels**	16
▪ **Compatibility**	5 V/TTL
▪ **Output Voltage**	Logic 0: 0.8 V max. Logic 1: 2.0 V min.
▪ **Output Capability**	Sink: 8.0 mA @ 0.8 V Source: -0.4 mA @ 2.0 V

Counter/Timer

▪ **Channels**	1
▪ **Resolution**	16 bits
▪ **Compatibility**	5 V/TTL
▪ **Max. Input Frequency**	10 MHz
▪ **Reference Clock**	Internal: 10 MHz External Clock Frequency: 10 MHz

Advantech PCI-1718

General

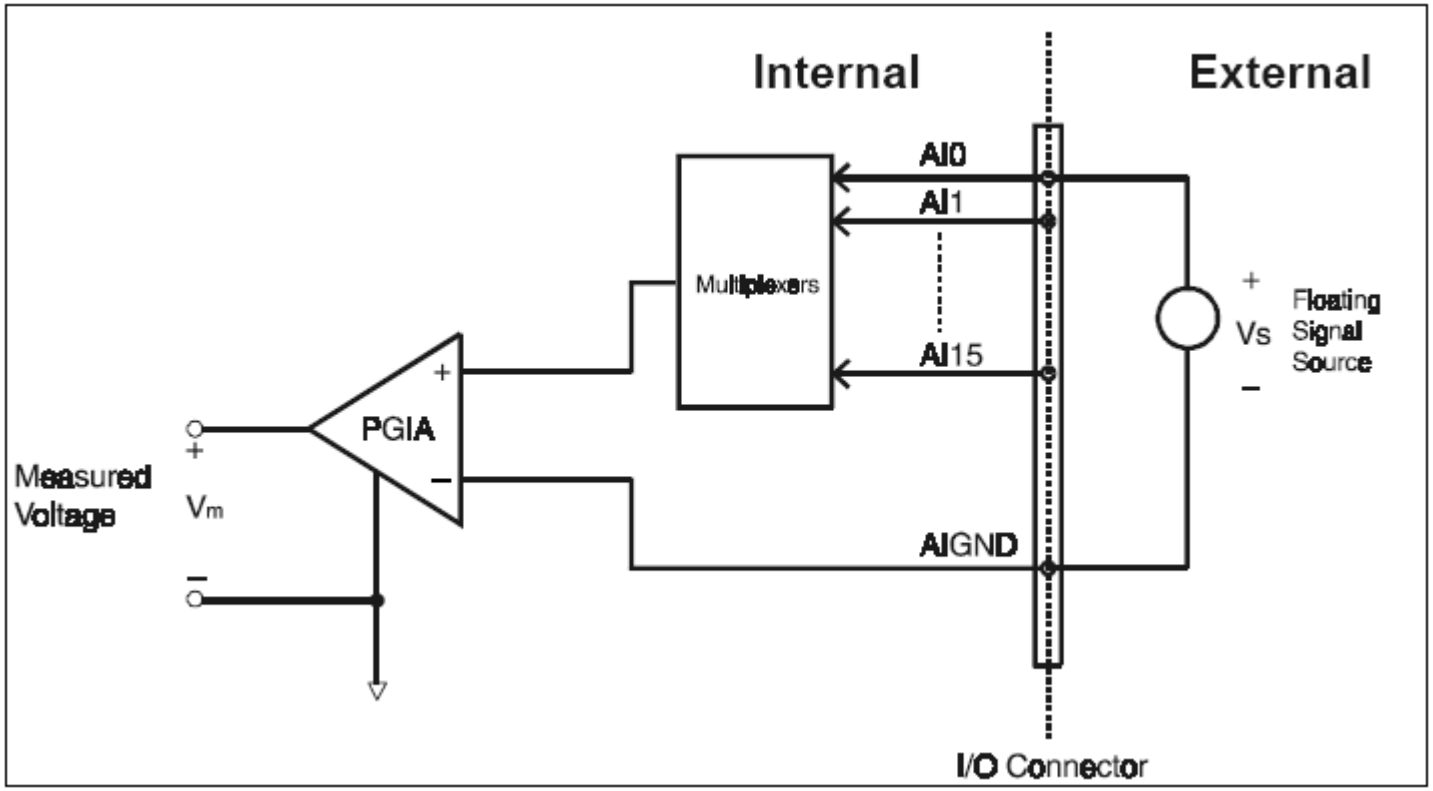
▪ **Bus Type**	Universal PCI 2.2
▪ **I/O Connector**	DB-37P female x 1 Box header 20P x 2
▪ **Dimensions**	175 x 100 mm (6.9' x 3.9")
▪ **Power Consumption**	Typical: +5 V @ 850 mA Max.: +5 V @ 1 A
▪ **Operating Temperature**	0 ~ 60 °C (32 ~ 158 °F)
▪ **Storing Temperature**	-20 ~ 70 °C (-4 ~ 158 °F)
▪ **Operating Humidity**	5 ~ 85% RH non-condensing (refer to IEC 68-1, -2, -3)
▪ **Storing Humidity**	5 ~ 95% RH non-condensing (refer to IEC 68-1, -2, -3)
▪ **Certifications**	CE

Advantech PCI-1718

Signal Name	Reference	Direction	Description
A/D S <0..15>	A.GND	Input	Analog input (single-ended), channels 0 through 15.
A/D H <0..7>	A.GND	Input	Analog input high (differential), channels 0 through 7.
A/D L <0..7>	A.GND	Input	Analog input low (differential), channels 0 through 7.
D/A	A.GND	Output	Analog output
AGND	-	-	Analog Ground. The two ground references (A.GND and D.GND) are connected together on the PCI-1718HDU/HGU card.
D/O	D.GND	Output	Digital output, channels 0 through 15.
D/I	D.GND	Input	Digital input, channels 0 through 15.
CLK	D.GND	Input	Clock input for the 8254.
GATE	D.GND	Input	Gate input for the 8254.
OUT	D.GND	Output	Signal output for the 8254.
VREF	D.GND	Output	Voltage reference.
REFIN	D.GND	Input	External voltage reference input.
S1-S4	D.GND	Output	Daughterboard channel select.
DGND	-	-	Digital Ground. The two ground references (A.GND and D.GND) are connected together on the PCI-1718HDU/HGU card.
+12V	D.GND	Output	+12 VDC Source (from PCI bus directly with FUSE protection).
+5V	D.GND	Output	+5 VDC Source (from PCI bus directly with FUSE protection).

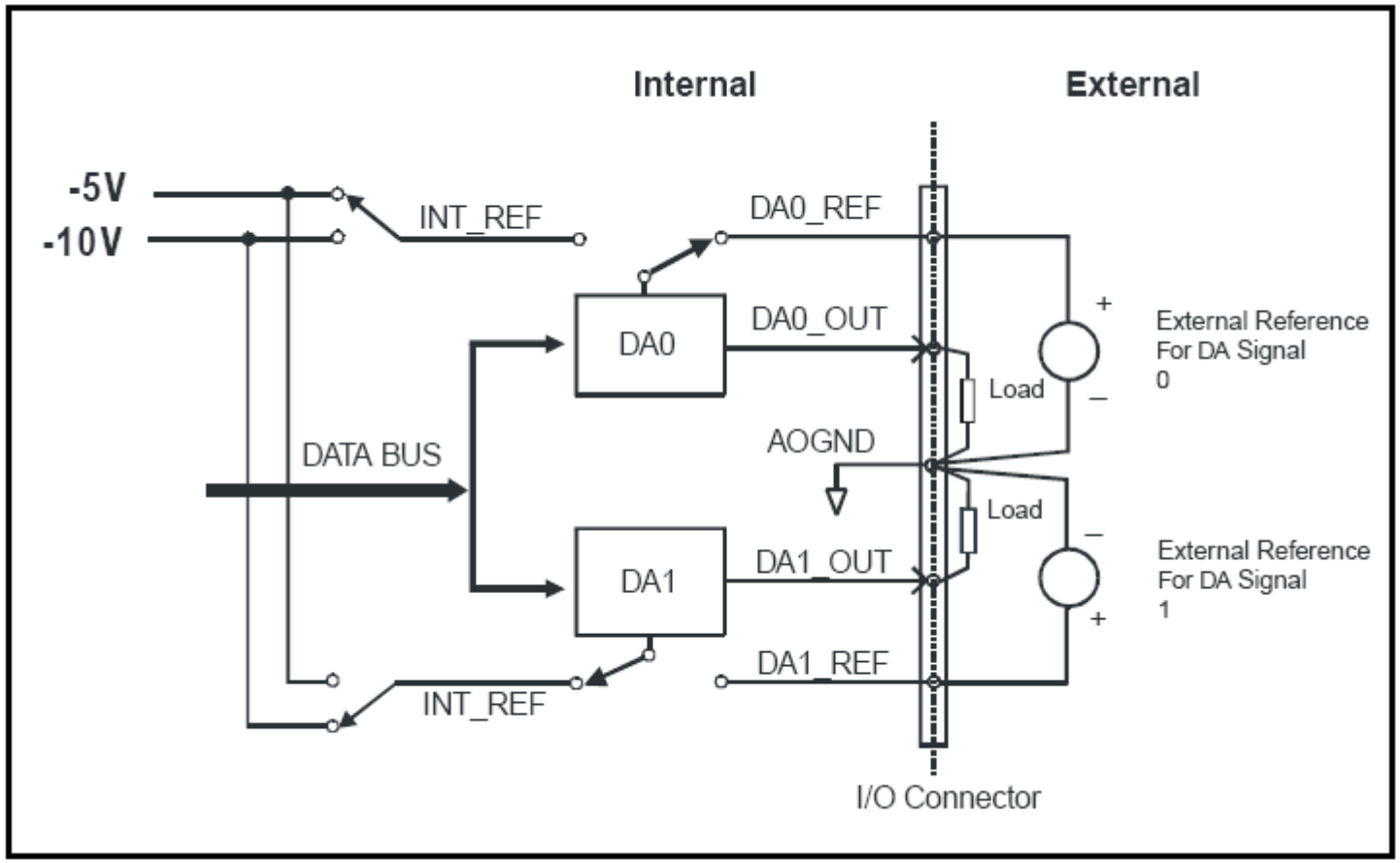
Advantech PCI-1718

- Single-ended input

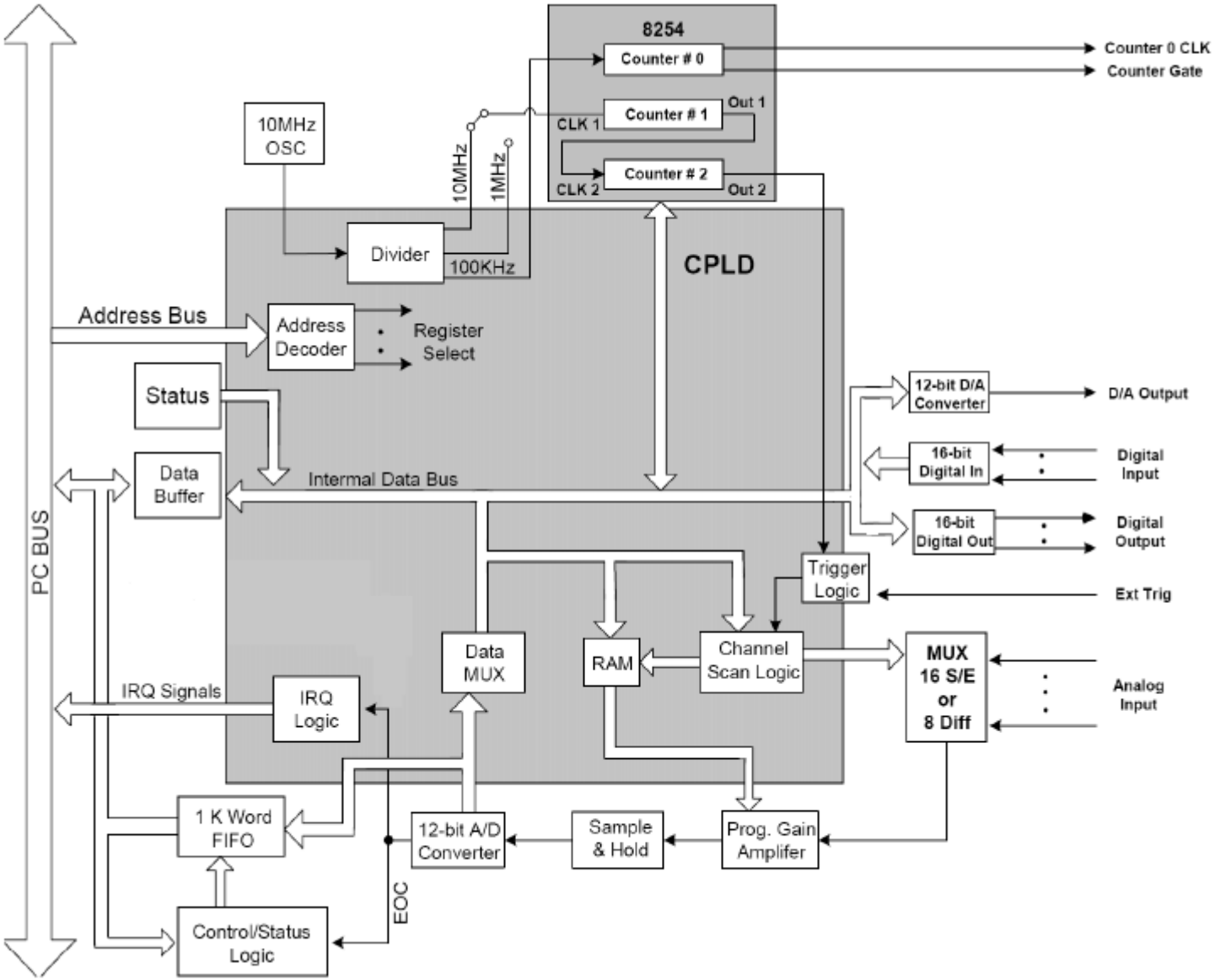


Advantech PCI-1718

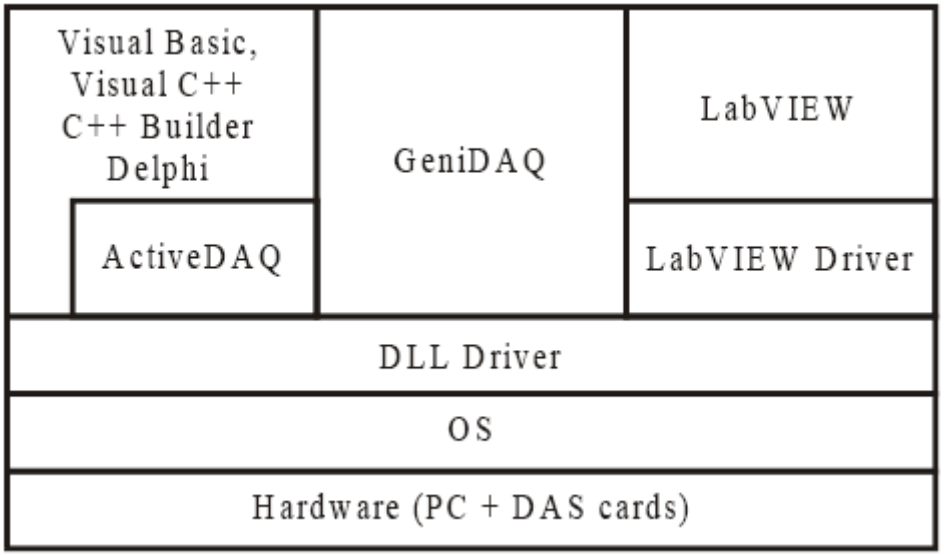
- Analog output



Advantech PCI-1718



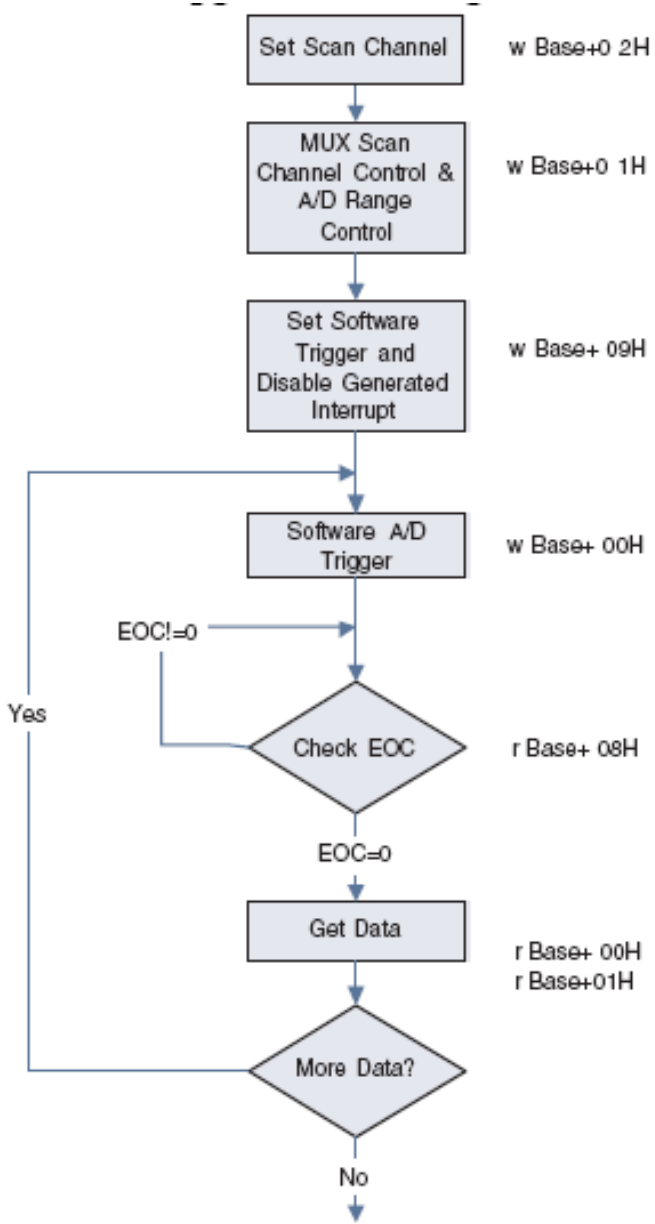
Advantech - struktura oprogramowania



Advantech - programowanie

- Metody programowania
  - DLL Driver
  - Advantech ActiveDAQ
  - Advantech GeniDAQ
  - Register-level Programming
  - LabVIEW Driver

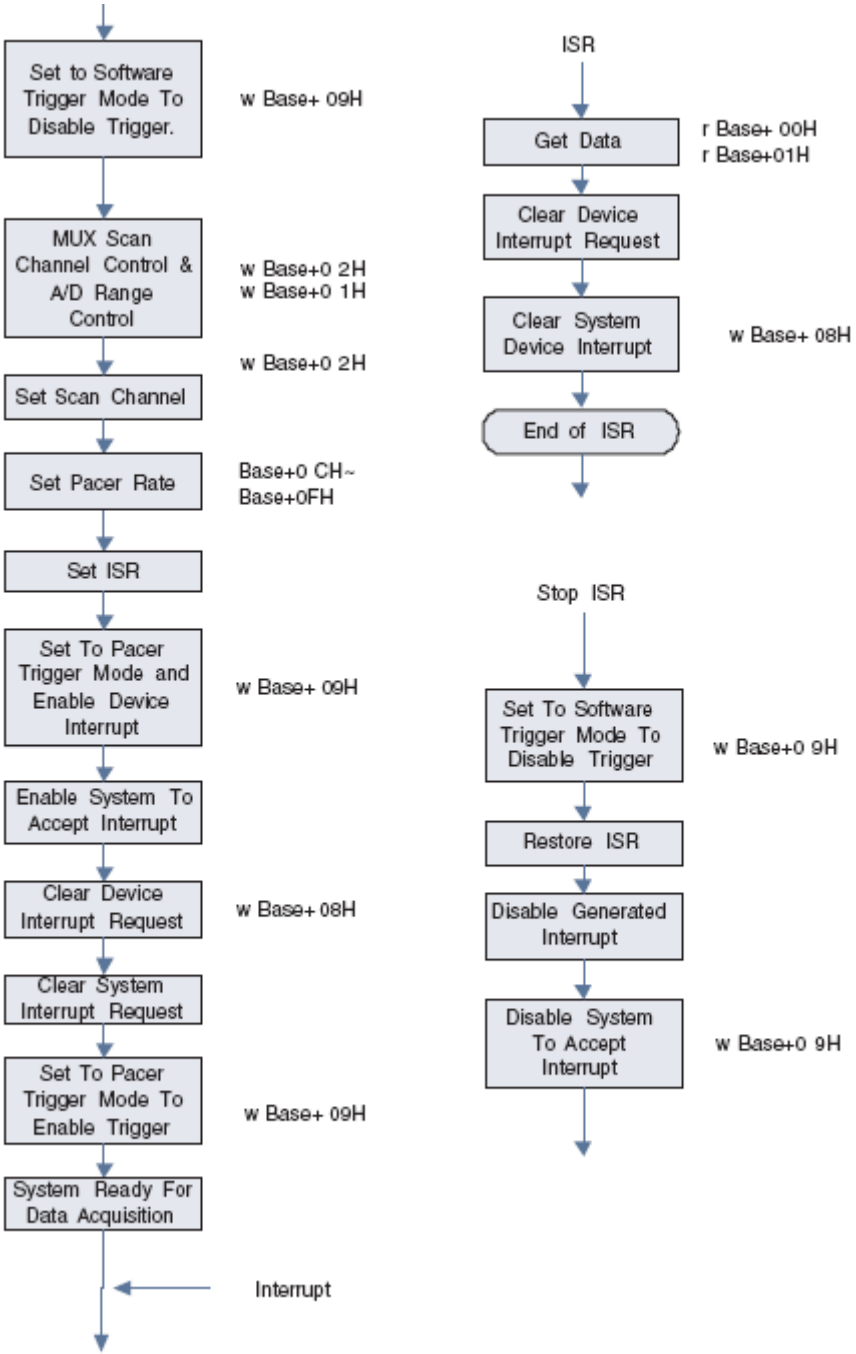
Programowa obsługa wejść analogowych



Programowa obsługa wejść analogowych

```
#include <stdio.h>
#include <DOS.h>
#define AD_NO 4096; // Number of Samples
int base_addr;
void main(void)
{
int ad_lb,ad_hb; //Declaration
int i;
int eoc;
/****** Access your base address ******/
//Add your code here
/*****************************************/
outportb(base_addr+0x02,0x00); //Set Channel 0
outportb(base_addr+0x01,0x00); //Set A/D range
outportb(base_addr+0x02,0x11); //Set Channel 1
outportb(base_addr+0x01,0x01); //Set A/D range
outportb(base_addr+0x02,0x10); //Scan Channel 0-1
outportb(base_addr+0x09,0x00);
while(i<AD_NO){
    outportb(base_addr+0x00,0); //Software Trigger
    do {eoc=inportb(base_addr+0x08);
       eoc=eoc&0x01;} //Get EOC
    while(eoc!=0);    //Check EOC
    ad_lb=inportb(base_addr+0x00);// A/D LowByte
    ad_hb=inportb(base_addr+0x01);// A/D HighByte
    i++;
    }
}
```

Obsługa wejść analogowych z przerwaniami



Obsługa wejść analogowych z przerwaniami

```
#include <stdio.h>
#include <DOS.h>
void interrupt isr(void);
#define AD_NO 4096; //Number of Samples
int iflag;
int base_addr;
void main(void)
{
int ad_lb,ad_hb; //Declaration
int i=1;
/****** Access your base address ******/
Add you code here
/*****************************************/
outportb(base_addr+9,0x00); //Set Software Trigger and Disable INT.
outportb(base_addr+2,0x00); //Mux Scan Channel Control
outportb(base_addr+1,0x00); //A/D Range Control
/***** Set Pacer *****/
outportb(base_addr+0x0f,0x7E); //Pacer=1M/clk1/clk2
outportb(base_addr+0x0d,0x0A); //clk1
outportb(base_addr+0x0d,0x00); //10=0x0A ; 100=0x64 ;
1000=0x3E8
outportb(base_addr+0x0f,0xBE);
outportb(base_addr+0x0e,0x0A); //clk2
outportb(base_addr+0x0e,0x00);
/***** Pacer=1M/10/10=10k ******/
```

Obsługa wejść analogowych z przerwaniami

```
/***** Set ISR *****/
Add you code here
/********************/
/***** Set Interrupt *****/
Add you code here
/********************/
outportb(base_addr+8,0); //Clear Interrupt
outportb(base_addr+9,0xf3); //Set Pacer Trigger and Enable INT
/***** Ready for Data Acquisition *****/
while(i<AD_NO)
{
while(iflag==0) {;}//Wait for Interrupt
ad_lb=inportb(base_addr+0); //Get A/D LowByte
ad_hb=inprrtb(base_addr+1);//Get A/D HighByte
i++
}
/***** END *****/
}
```

Obsługa wejść analogowych z przerwaniami

```
void interrupt isr(void)
{
disable();
/***** Add code on here *****/
iflag = 1; //Interrupt Flag
outportb(base_addr+0x08,0);// Clear Interrupt
/****************************/
outportb(0x20,0x20);
outportb(0xA0,0x20);
enable();
}
```

Advantech – API DLL

- Podział funkcji API z bibliotek DLL
  - Analog Iutput Function Group
  - Analog Output Function Group
  - Digital Input/Output Function Group
  - Counter Function Group
  - Temperature Measurement Function Group
  - Alarm Function Group
  - Port Function Group
  - Communication Function Group
  - Event Function Group